

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004年9月30日 (30.09.2004)

PCT

(10) 国際公開番号  
WO 2004/084127 A1

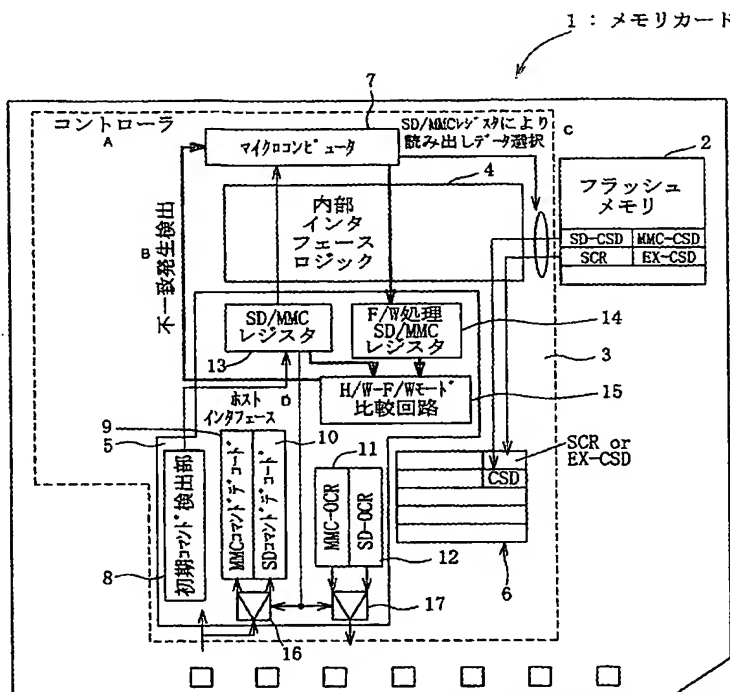
- (51) 国際特許分類<sup>7</sup>: G06K 19/07  
 (21) 国際出願番号: PCT/JP2003/003414  
 (22) 国際出願日: 2003年3月20日 (20.03.2003)  
 (25) 国際出願の言語: 日本語  
 (26) 国際公開の言語: 日本語  
 (71) 出願人 (米国を除く全ての指定国について): 株式会社ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒100-6334 東京都千代田区丸の内二丁目4番1号 Tokyo (JP).  
 (72) 発明者; および  
 (75) 発明者/出願人 (米国についてのみ): 金森 賢樹

(KANAMORI, Motoki) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 倉形 繁男 (KURAKATA, Shigeo) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 熊原 千明 (KUMAHARA, Chiaki) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 大舘 英史 (ODATE, Hidefumi) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 四方 淳史 (SHIKATA, Atsushi) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP).

[続葉有]

(54) Title: MEMORY CARD AND INITIALIZATION SETTING METHOD THEREOF

(54) 発明の名称: メモリカードおよびその初期化設定方法



- 1...MEMORY CARD  
 A...CONTROLLER  
 B...MISMATCH GENERATION DETECTION  
 7...MICROCOMPUTER  
 C...READ OUT DATA SELECTION BY SD/MMC REGISTER  
 4...INTERNAL INTERFACE LOGIC  
 13...SD/MMC REGISTER  
 14...F/W PROCESSING SD/MMC REGISTER  
 15...H/W-F/W MODE COMPARISON CIRCUIT  
 D...HOST INTERFACE  
 8...INITIAL COMMAND DETECTION UNIT  
 9...MMC COMMAND DECODING  
 10...SD COMMAND DECODING  
 2...FLASH MEMORY

(57) Abstract: An initialization command detection unit (8) detects whether an initialization command output from a host is 'CMD1' or 'CMD55+CMD41' and sets the result on an SD/MMC register (13). According to the detection result set on the SD/MMC register (13), hardware and firmware resetting is performed. After this, a microcomputer (7) sets on an F/W processing SD/MMC register (14) data indicating whether the firmware reset has been performed by using a multi-media card mode or an SD mode. An H/W-F/W mode comparison circuit (15) compares data of the SD/MMC register (13) and data of the F/W processing SD/MMC register (14). If the data coincide, the reset busy is released to enter a command wait state. If the data do not coincide, a mismatch generation detection signal is output to the microcomputer (7) and power on reset processing is performed again.

(57) 要約: ホストから出力された初期化コマンドが 'CMD1'、'CMD55+CMD41' のいずれであるかを初期化コマンド検出部 8 により検出し、その結果を SD/MMC レジスタ 13 にセットする。そして、SD/MMC レジスタ 13 にセットされた検出結果に基づいて、ハードウェア、およびファームウェアのリセット処理をそれぞれ実行する。その後、マイクロコンピュータ 7 は、ファームウェアのリセット処理がマルチメディアカードモード、ま

SD モードのいずれのモードによって実行されたかを示すデータを F/W 処理 SD/MMC レジスタ 14 にセットする。H/W-F/W モード比較回路 15 は、SD/MMC レジスタ 13、および F/W 処理 SD/MMC

[続葉有]



(74) 代理人: 筒井 大和 (TSUTSUI, Yamato); 〒160-0023 東京都 新宿区 西新宿 8 丁目 1 番 1 号 アゼリアビル 3 階 筒井国際特許事務所 Tokyo (JP).

添付公開書類:  
— 国際調査報告書

(81) 指定国 (国内): CN, JP, KR, SG, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR).

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

## 明 細 書

## メモリカードおよびその初期化設定方法

## 5 技術分野

本発明は、メモリカードの初期化不良動作の回避技術に適用して有効な技術に関するものである。

## 背景技術

- 10 パーソナルコンピュータや多機能端末機などの外部記憶メディアの1つとして、標準化団体であるMMCA (MultiMedia Card Association) が標準化したマルチメディアカード (登録商標) やSDA (SD card Association) が標準化したSD (Secure Digital) カード (登録商標) などが広く知られており、デジタルビデオカメラの  
15 静止画像記録、携帯電話のデータ記録、携帯音楽プレーヤの音楽記録などに用いられている。

ところが、上記のようなメモリカードでは、次のような問題点があることが本発明者により見い出された。

- マルチメディアカードとSDカードとは、利便性をより向上するためにマルチ  
20 メディアカードの規格、およびSDカードの規格の両方で動作するメモリカードが望まれている。

- 図11は、マルチメディアカードの規格とSDカードの規格との相違点の説明  
図である。図示するように、初期化コマンド、CSD値、コマンドサポート、O  
CR (Operation Condition Register) 値、および  
25 びその他のレジスタなどを設定する規格が異なっている。

図12は、本発明者が検討したマルチメディアカードの規格による動作を行う  
マルチメディアカードモードとSDカードの規格による動作を行うSDモードと  
の両モードで動作するメモリカードの内部ブロック図である。

この場合、図示するように、メモリカード50は、フラッシュメモリ51、お

よびコントローラ 52 から構成される。コントローラ 52 は、内部インタフェースロジック 53、ホストインタフェース 54、データバッファ 55、ならびにマイクロコンピュータ 56 からなる。

5      フラッシュメモリ 51 のシステム領域には、SD-CSD (Card Specific Data)、SCR (Secure Register)、MMC-CSD、EX (Extend)-CSD などのデータが格納されている。

内部インタフェースロジック 53 は、フラッシュメモリ 51、データバッファ 55、ならびにマイクロコンピュータ 56 におけるインタフェースからなる。

10      ホストインタフェース 54 は、ホストから入出力される書き込み/読み出し/消去といった動作を指示するコマンドを受け、これらの動作に必要なデータの入出力を行う。

15      データバッファ 55 は、ホスト、およびフラッシュメモリ 51 から入出力されるデータを一時的に格納するとともに、コントローラ 52 がフラッシュメモリ 51 から読み出した SD-CSD、SCR、または MMC-CSD、EX (Extend)-CSD の一方を格納する。マイクロコンピュータ 55 は、コントローラ 52 のすべての制御を司る。

20      また、ホストインタフェース 54 は、初期コマンド検出部 57、MMC コマンドデコード 58、SD コマンドデコード 59、MMC-OCR 60、SD-OCR 61、SD/MMC レジスタ 62、およびスイッチ部 63、64 から構成されている。

初期コマンド検出部 57 は、入力された初期コマンドが SD 規格のコマンドか MMC 規格のコマンドかを検出する。SD/MMC レジスタ 62 は、初期コマンド検出部 57 によって検出された検出信号を格納する。

25      マイクロコンピュータ 56 は、SD/MMC レジスタ 62 に格納されている検出結果を参照し、マルチメディアカードモード/SD モードのいずれで動作すればよいかを認識する。

スイッチ部 63、64 は、SD/MMC レジスタ 62 に格納されている検出結果に基づいて信号の出力先を切り替える。MMC コマンドデコード 58 は、メモリカード 50 がマルチメディアカードモードの動作の際に、MMC 規格のコマン

ドをデコードする。SDコマンドデコード59は、メモ리카ード50がSDモードで動作の際に、SD規格のコマンドをデコードする。

MMC-OCR60は、マルチメディアカードモードにおける動作可能な電圧範囲を定義し、SD-OCR61、SDモードにおける動作可能な電圧範囲を定義する。

スイッチ部63は、SD/MMCレジスタ62に格納された検出結果が、マルチメディアカードモードの際には、入力されるコマンドがMMCコマンドデコード58に入力されるように接続先を切り替え、該検出結果が、SDモードの際には、入力されるコマンドがSDコマンドデコード59に入力されるように接続先を切り替える。

また、スイッチ部64は、SD/MMCレジスタ62に格納された検出結果が、マルチメディアカードモードの際には、MMC-OCR60のデータが出力されるように接続先を切り替え、該検出結果が、SDモードの際には、SD-OCR61のデータが出力されるように接続先を切り替える。

ここで、本発明者が検討したメモ리카ード50のパワーオンリセット処理の動作について、図13のタイミングチャート、および図14のフローチャートを用いて説明する。ここでは、初期コマンドとして、SDモードの'CMD55+CMD41'がメモ리카ード50に入力されるものとする。

図13においては、上方から下方にかけて、ホストから出力されるコマンド、SD/MMCレジスタ62、マイクロコンピュータ56のファームウェア処理、初期化コマンド検出部57、MMC-OCR60/SD-OCR61、MMCコマンドデコード58/SDコマンドデコード59のそれぞれの信号タイミングについて示している。

さらに、図14においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

まず、メモ리카ード50に電源電圧VCCが供給されると、ホストから、該メモ리카ード50の動作可能な電圧範囲のチェック、および該メモ리카ード50の内部処理を終了したかをチェックする初期化コマンド'CMD55+CMD41'

が出力される（ステップS501）。

初期化コマンド検出部57は、初期化コマンドを検出し、その検出結果をSD/MMCレジスタ62に出力してセットする（ステップS502）。

5 スイッチ部63、64は、SD/MMCレジスタ62にセットされたデータに基づいて、スイッチ部63は、ホストから出力されるコマンドがSDコマンドデコード59に入力されるように接続先を切り替え、スイッチ部64は、SD-OCR61のデータが出力されるように接続先を切り替える（ステップS503）。その後、メモリカード50はコマンドの待ち受け状態となる。

10 さらに、ステップS503の処理と並行して、マイクロコンピュータ56は、SD/MMCレジスタ62にセットされた検出結果に基づいて、フラッシュメモリ51にアクセスし、システム領域に格納されているSD-CSDを読み出し（ステップS504）、データバッファ55に格納する。続いて、マイクロコンピュータ56は、SCRをフラッシュメモリ51から読み出し（ステップS505）、データバッファ55に格納する。

15 その後、マイクロコンピュータ56は、代替領域を管理するフラッシュテーブルなどを検索し（ステップS506）、リセットビジーを解除して（ステップS507）コマンド待ち状態となる。

20 このパワーオンリセット処理中において、たとえば、図14左側に示す点線内に示すハードウェアの初期化処理が終了した後に、ホストからマルチメディアカードモードの初期化コマンドである‘CMD1’が入力されると、ハードウェアはリセットビジーを解除した際、再びマルチメディアカードモードによる初期化動作を開始してしまうが、図14右側に示す点線内に示すファームウェアの初期化処理は行われず、ハードウェアとファームウェアとのモード認識のずれが生じてしまうことになる。

25 本発明の目的は、ある動作モードの初期化中に異なる動作モードの初期化コマンドが入力されても、初期化動作不良を確実に防止することのできるメモリカードメモリカードおよびその初期化設定方法を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

## 発明の開示

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

- 5     (1) 本発明は、複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

10     コントローラは、外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、初期化設定コマンドによる初期化設定の終了後、検出した初期化設定コマンドの動作モードとファームウェアリセット処理を実行した動作モードとが一致しない際に不一致検出信号を出力するホストインタフェース部を備え、初期化設定の実行後に比較回路の不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うものである。

- 15     また、本願のその他の発明の概要を簡単に示す。

20     (2) 本発明は、複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、コントローラは、外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出した際にマスク信号を出力し、第1、または第2の動作モードのいずれかの初期化設定を実行している期間は、新たな初期化設定コマンドを受け付けないホストインタフェース部を備えたものである。

25     (3) 本発明は、複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、コントローラは、外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、検出した検出結果を順次格納し、初期化設定終了信号を受け取る毎に、格納した検出結果を順次出力するホストインタフェース部を備え、検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、

初期化設定の終了後、新たな検出結果が格納されている際には、結果に基づいてファームウェアリセット処理を行うものである。

さらに、本願のその他の発明の概要を項に分けて簡単に示す。

(1) 以下のステップを含むメモリカードの初期化設定方法：

- 5 (a) 外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップ、
- (b) 初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップ、
- (c) コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、
- 10 第1、または第2の動作モードのいずれかの初期化設定を実行するステップ、
- (d) 第1、または第2の動作モードによる初期化設定において、ファームウェアリセット処理がいずれの動作モードで実行されたかを示すデータをファームウェアリセット処理格納部に格納するステップ、
- (e) 初期化コマンド格納部に格納された検出結果とファームウェアリセット処理格納部に格納されたデータとを比較回路により比較し、一致しない際には不一致発生検出信号を出力するステップと、
- 15 (f) コントローラは、不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うステップ。
- (2)
- 20 (a) 外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップ、
- (b) 初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップ、
- (c) 初期化コマンド検出部が第1、または第2の動作モードの初期化設定コマンドを検出した際に、モード設定マスク部が初期化コマンド格納部にマスク信号を出力し、初期化コマンド格納部に新たに入力される検出結果をマスクするステップ、
- 25 (d) コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行するステップ。



(3)

(a) 外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップ、

5 (b) 初期化コマンド検出部が検出した最初の検出結果を初期化コマンド格納部に格納するステップ、

(c) 初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に順次格納するステップ、

10 (d) 初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、初期化設定の終了後、リセット終了設定部から初期化設定終了信号を出力するステップ、

(e) 初期化設定の終了後、初期化設定終了信号を受け取る毎に初期化コマンド格納部から順次出力される結果に基づいてファームウェアリセット処理を行うステップ。

## 15 図面の簡単な説明

図1は、本発明の実施の形態1によるメモ리카ードのブロック図、図2は、図1のメモ리카ードにおけるコネクタピンの説明図、図3は、図1のメモ리카ードに設けられたホストインタフェースのブロック図、図4は、図1のメモ리카ードによるパワーオンリセット処理のフローチャート、図5は、本発明の実施の形態2によるメモ리카ードのブロック図、図6は、図5のメモ리카ードにおけるパワーオンリセット処理時の信号タイミングチャート、図7は、図5のメモ리카ードにおけるパワーオンリセット処理時のフローチャート、図8は、本発明の実施の形態3によるメモ리카ードのブロック図、図9は、図8のメモ리카ードにおけるパワーオンリセット処理時の信号タイミングチャート、図10は、図8のメモ리카ードにおけるパワーオンリセット処理時のフローチャート、図11は、SDカード、およびマルチメディアカードの両規格におけるコマンドの相違点を示した説明図、図12は、本発明者が検討したメモ리카ードのブロック図、図13は、図12のメモ리카ードにおけるパワーオンリセット処理時の信号タイミングチャート、図14は、図12のメモ리카ードにおけるパワーオンリセット処理時のフ

ローチャートである。

発明を実施するための最良の形態

本発明を詳細に説明するために、添付の図面に従ってこれを説明する。なお、  
5 実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

(実施の形態 1)

本実施の形態 1 において、メモリカード 1 は、たとえば、デジタルビデオカメラ、携帯電話、携帯音楽プレーヤやパーソナルコンピュータなどにおけるホスト  
10 の外部記憶メディアとして用いられ、SDカードの規格、およびマルチメディアカードの規格の両方の規格で動作するメモリカードである。

メモリカード 1 は、図 1 に示すように、フラッシュメモリ（不揮発性半導体メモリ）2、およびコントローラ 3 から構成される。このコントローラ 3 は、内部  
15 インタフェースロジック 4、ホストインタフェース（ホストインタフェース部）5、データバッファ 6、ならびにマイクロコンピュータ 7 から構成されている。

フラッシュメモリ 2 は、電氣的にデータの書き換え、消去が可能な不揮発性半導体メモリである。このフラッシュメモリ 2 のシステム領域には、SD-CSD、SCR、MMC-CSD、EX-CSDなどのデータが格納されている。

SD-CSDは、SDカードにおけるカード特性レジスタであり、SDカード  
20 の規格で動作するSDモード（第 1 の動作モード）のメモリカード 1 に関する諸情報が格納されている。SCRは、SDモード時におけるメモリカード 1 のセキュアモードにおけるセキュリティ情報やカードのステータスが格納されたレジスタである。

MMC-CSDは、マルチメディアカードにおけるカード特性レジスタであり、  
25 該マルチメディアカードの規格で動作するマルチメディアカードモード（第 2 の動作モード）のメモリカード 1 に関する諸情報が格納されている。

EX-CSDは、マルチメディアカードモード時におけるメモリカード 1 のセキュアモードにおけるセキュリティ情報が格納されたレジスタである。

内部インタフェースロジック 4 は、フラッシュメモリ 2、データバッファ 6、

ならびにマイクロコンピュータ 7 におけるインタフェースである。ホストインタフェース 5 は、ホストから入出力される書き込み／読み出し／消去といった動作を指示するコマンドを受け、これらの動作に必要なデータの入出力を行う。

5 データバッファ 6 は、ホスト、およびフラッシュメモリ 2 から入出力されるデータを一時的に格納するとともに、コントローラ 3 がフラッシュメモリ 2 から読み出した SD-CSD、SCR、または MMC-CSD、EX-CSD の一方を格納する。マイクロコンピュータ 7 は、コントローラ 3 のすべての制御を司る。

10 また、メモ리카ード 1 の下方には、図示するように、右側から左側にかけて、ホストとの接続用のコネクタピン P1～P7 が設けられている。メモ리카ード 1 の下側のコーナ部に設けられた切り欠きに最も近いコネクタピン P1 が 1 ピンであり、該切り欠きから最も離れたコネクタピン P7 が 7 ピンとなる。

これらコネクタピン P1～P7 におけるピン構成を図 2 に示す。コネクタピン P1 は、NC (No Connect) であり、コネクタピン P3、P6 は基準電位となるグランドが接続される。

15 コネクタピン P2 には、コマンドが入出力され、コネクタピン P5 には外部からのクロック信号が入力される。コネクタピン P7 には、データが入出力される。

本実施の形態では、メモ리카ード 1 がマルチメディアカードにおけるコネクタピン配置を採用した場合について記載したが、該メモ리카ード 1 は、SD カードにおけるコネクタピン配置であってもよい。

20 この場合、コネクタピン数は 9 ピンとなり、コネクタピン P1、P7 との左右にそれぞれ新しいコネクタピンが配置されることになる。また、新たなコネクタピンはコネクタピン P7 と同様にデータが入出力される I/O ピンとなる。

また、ホストインタフェース 5 の内部構成について、図 3 を用いて説明する。

25 ホストインタフェース 5 は、初期コマンド検出部 8、MMC コマンドデコード (第 2 のコマンドデコード部) 9、SD コマンドデコード (第 1 のコマンドデコード部) 10、MMC-OCR (第 2 の OCR) 11、SD-OCR (第 1 の OCR) 12、SD/MMC レジスタ (初期化コマンド格納部) 13、F/W 処理 SD/MMC レジスタ (ファームウェアリセット処理格納部) 14、H/W-F/W モード比較回路 (比較部) 15、およびスイッチ部 16、17 から構成され

ている。

初期コマンド検出部 8 は、コネクタピン P 2 を介して入力された初期コマンドが SD 規格のコマンドか MMC 規格のコマンドかを検出する。初期コマンド検出部 8 には、SD/MMC レジスタ 13 が接続されている。

- 5      SD/MMC レジスタ 13 は、初期コマンド検出部 8 によって検出された検出信号を格納する。SD/MMC レジスタ 13 には、マイクロコンピュータ 7、ならびにスイッチ部 16、17 がそれぞれ接続されている。

- 10      マイクロコンピュータ 7 は、SD/MMC レジスタ 13 に格納されている検出結果を参照することによって、マルチメディアカードモード/SD モードのいずれで動作すればよいかを認識する。

スイッチ部 16、17 は、SD/MMC レジスタ 13 に格納されている検出結果に基づいて信号の出力先を切り替える。スイッチ部（第 1 の切り替え部）16 の入力部には、コネクタピン P 2 が接続されている。

- 15      このスイッチ部 16 の一方の出力部には、MMC コマンドデコード 9 が接続されており、他方の出力部には SD コマンドデコード 10 が接続されている。

MMC コマンドデコード 9 は、メモリカード 1 がマルチメディアカードモードの動作の際に、MMC 規格のコマンドをデコードする。SD コマンドデコード 10 は、メモリカード 1 が SD モードで動作の際に、SD 規格のコマンドをデコードする。

- 20      さらに、スイッチ部（第 2 の切り替え部）17 の一方の入力部には、MMC-OCR 11 が接続されており、他方の入力部には、SD-OCR 12 が接続されている。そして、このスイッチ部 17 の出力部には、コネクタピン P 7 が接続されている。MMC-OCR 11 は、マルチメディアカードモードにおける動作可能な電圧範囲を定義し、SD-OCR 12 は、SD モードにおける動作可能な電圧範囲を定義する。
- 25

よって、スイッチ部 16 は、SD/MMC レジスタ 13 に格納された検出結果が、マルチメディアカードモードの際には、コネクタピン P 2 を介して入力されるコマンドが MMC コマンドデコード 9 に入力されるように接続先を切り替え、該検出結果が、SD モードの際には、コネクタピン P 2 を介して入力されるコマ

ンドがSDコマンドデコード10に入力されるように接続先を切り替える。

また、スイッチ部17は、SD/MMCレジスタ13に格納された検出結果が、マルチメディアカードモードの際には、コネクタピンP7を介してMMC-OCR11のデータが出力されるように接続先を切り替え、該検出結果が、SDモードの際には、コネクタピンP7を介してSD-OCR12のデータが出力されるように接続先を切り替える。

F/W処理SD/MMCレジスタ14は、マイクロコンピュータ7に接続されており、該マイクロコンピュータ7から出力されたファームウェアのリセット処理がマルチメディアカードモード、あるいはSDモードのいずれで行われたかを示す結果を格納する。

H/W-F/Wモード比較回路15は、SD/MMCレジスタ13、ならびにF/W処理SD/MMCレジスタ14に格納されたデータが入力されるように接続されており、それらのデータを比較し、一致するか否かの判定する。

SD/MMCレジスタ13とF/W処理SD/MMCレジスタ1とのデータが一致しない場合、H/W-F/Wモード比較回路15は、不一致発生検出信号をマイクロコンピュータ7に出力する。

次に、本実施の形態1のメモリカード1におけるパワーオンリセット処理について、図4のフローチャートを用いて説明する。この図4においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

まず、メモリカード1がホストに設けられたメモリスロットなどに挿入されると、該メモリスロットのコネクタピンを介してメモリカード1に電源電圧VCCが供給される。

ホストから、メモリカード1の動作可能な電圧範囲のチェック、および該メモリカード1の内部処理を終了したかをチェックする初期化コマンドが出力される(ステップS101)。

そして、初期化コマンド検出部8は、入力された初期化コマンドが、マルチメディアカードモードの'CMD1'、またはSDモードの'CMD55+CMD41'のいずれであるかを検出し、その検出結果をSD/MMCレジスタ13に

出力して該SD/MMCレジスタ13にセットする（ステップS102）。

スイッチ部16, 17は、SD/MMCレジスタ13にセットされたデータに基づいて、接続先を切り替え（ステップS103）、その後、メモ리카ード1はコマンドの待ち受け状態となる。

- 5       SD/MMCレジスタ13にセットされたデータがマルチメディアカードモードの場合、スイッチ部16は、ホストから出力されるコマンドがMMCコマンドデコード9に入力されるように接続先を切り替え、スイッチ部17は、MMC-OCR11のデータが出力されるように接続先を切り替える。

- 10       また、SD/MMCレジスタ13にセットされたデータがSDモードの場合、ホストから出力されるコマンドがSDコマンドデコード10に入力されるように接続先を切り替え、スイッチ部17は、SD-OCR12のデータが出力されるように接続先を切り替える。

- 15       さらに、ステップS103の処理と並行して、マイクロコンピュータ7は、SD/MMCレジスタ13にセットされた検出結果に基づいて、フラッシュメモリ2にアクセスし、システム領域に格納されているSD-CSD、またはMMC-CSDのいずれかを読み出し（ステップS104）、データバッファ6に格納する。

- 20       続いて、マイクロコンピュータ7は、SCR、またはEX-CSDのいずれかをフラッシュメモリ2から読み出し（ステップS105）、データバッファ6に格納する。

- 25       これらステップS104, S105の処理において、SD/MMCレジスタ13にセットされたデータがマルチメディアカードモードの際、マイクロコンピュータ7は、MMC-CSD、およびEX-CSDをそれぞれ読み出し、SD/MMCレジスタ13にセットされたデータがSDモードの場合、マイクロコンピュータ7は、SD-CSD、およびSCRをそれぞれ読み出す。

その後、マイクロコンピュータ7は、代替領域を管理するフラッシュテーブルなどを検索し（ステップS106）、ファームウェアのリセット処理がマルチメディアカードモード、またはSDモードのいずれのモードによって実行されたかを示すデータをF/W処理SD/MMCレジスタ14にセットする（ステップS

107)。

そして、H/W-F/Wモード比較回路15は、SD/MMCレジスタ13、  
およびF/W処理SD/MMCレジスタ14にセットされているデータを比較し  
(ステップS108)、一致していれば、リセットビジーを解除してコマンド待  
5 ち状態となる。

また、ステップS108の処理において、SD/MMCレジスタ13のデータ  
とF/W処理SD/MMCレジスタ14のデータとが不一致の際には、不一致発  
生検出信号をマイクロコンピュータ8に出力し、再度ステップS101～S10  
8の処理(パワーオンリセット処理)を行う。

10 このパワーオンリセット処理は、SD/MMCレジスタ13のデータとF/W  
処理SD/MMCレジスタ14のデータとが一致するまで繰り返し行われる。

よって、メモ리카ード1が一方の動作モードにおいて初期化動作中に続けて他  
方の動作モードの初期化コマンドが入力されても、後からハードウェアとファ  
ームウェアの初期化処理が一致するまでパワーオンリセット処理を繰り返し行うこ  
15 とになる。

それにより、本実施の形態1によれば、SDモードとマルチメディアカードモ  
ードとの両方で動作するメモ리카ード1における初期化動作不良を確実に防止す  
ることができ、該メモ리카ード1の信頼性を大幅に向上することができる。

#### (実施の形態2)

20 本実施の形態2において、メモ리카ード1aは、図5に示すように、前記実施  
の形態1と同様に、フラッシュメモリ2、およびコントローラ3から構成されて  
いる。コントローラ3は、内部インタフェースロジック4、ホストインタフェ  
ース(ホストインタフェース部)5a、データバッファ6、ならびにマイクロコン  
ピュータ7から構成されている。

25 また、ホストインタフェース5aは、初期コマンド検出部8、MMCコマンド  
デコード9、SDコマンドデコード10、MMC-OCR11、SD-OCR1  
2、SD/MMCレジスタ13からなる前記実施の形態1と同様の構成に、モー  
ド設定マスクレジスタ(モード設定マスク部)18が新たに設けられている。

モード設定マスクレジスタ18には、初期コマンド検出部8、およびSD/M

MCレジスタ13がそれぞれ接続されている。このモード設定マスクレジスタ18は、初期コマンド検出部8が検出した検出結果に基づいて、SD/MMCレジスタ13にマスク信号を出力する。

次に、本実施の形態2のメモ리카ード1aにおけるパワーオンリセット処理について、図6のタイミングチャート、および図7のフローチャートを用いて説明する。ここでは、初期コマンドとして、SDモードの'CMD55+CMD41'がメモ리카ード1aに入力されるものとするが、初期コマンドとして、マルチメディアカードモードの'CMD1'がメモ리카ード1aに入力されても同様の動作が行われることになる。

図6においては、上方から下方にかけて、ホストから出力されるコマンド、SD/MMCレジスタ13、マイクロコンピュータ7によるファームウェア処理、初期化コマンド検出部8、モード設定マスクレジスタ18のモード切り替えマスク、MMC-OCR11/SD-OCR12、MMCコマンドデコード9/SDコマンドデコード10のそれぞれの信号タイミングについて示している。

また、図7においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

まず、メモ리카ード1aがホストに設けられたメモリスロットなどに挿入されてメモ리카ード1aに電源電圧VCCが供給されると、該ホストから、メモ리카ード1aの動作可能な電圧範囲のチェック、および該メモ리카ード1の内部処理を終了したかをチェックする初期化コマンド'CMD55+CMD41'が出力される(ステップS201)。

そして、初期化コマンド検出部8が、SDモードの初期化コマンド'CMD55+CMD41'を検出すると、その検出結果をSD/MMCレジスタ13に出力して該SD/MMCレジスタ13にセット(Hiレベル)するとともに(ステップS202)、モード設定マスクレジスタ18に出力する。

モード設定マスクレジスタ18は、初期化コマンド検出部8の検出結果を受けてHiレベルのマスク信号をSD/MMCレジスタ13に出力する。このマスク信号が出力されている期間に入力される初期化コマンド'CMD1'は、ポーリ



ングコマンドとして処理される。

SD/MMCレジスタ13は、モード設定マスクレジスタ18のマスク信号がHiレベルの期間、リセット処理中にマルチメディアカードモードの初期コマンド'CMD1'が入力されても、SDモードからマルチメディアカードモードへの切り替えがマスクされる。

スイッチ部16、17は、SD/MMCレジスタ13にセットされたデータに基づいて、接続先を切り替え(ステップS203)、SDコマンドデコード10、およびSD-OCR12をそれぞれ選択する。その後、メモリカード1はコマンドの待ち受け状態となる。

さらに、ステップS203の処理と並行して、マイクロコンピュータ7は、SD/MMCレジスタ13にセットされた検出結果に基づいて、フラッシュメモリ2にアクセスし、システム領域に格納されているSD-CSDを読み出し(ステップS204)、データバッファ6に格納する。

続いて、マイクロコンピュータ7は、フラッシュメモリ2からSCRを読み出し(ステップS205)、データバッファ6に格納する。

その後、マイクロコンピュータ7は、代替領域を管理するフラッシュテーブルなどを検索し(ステップS206)、リセットビジーを解除するとともにマスク解除信号をモード設定マスクレジスタ18に出力する(ステップS207)。モード設定マスクレジスタ18は、マスク解除信号を受けて、マスク信号を解除する。

このステップS206の処理において、リセットビジーが解除されると、モード設定マスクレジスタ18から出力されるマスク信号がLoレベルとなり、マスクが解除されてコマンド待ち状態となる。

それにより、本実施の形態2では、マスク信号が出力されている間、モード切り替えがマスクされるので、メモリカード1aにおける初期化動作不良を確実に防止することができ、該メモリカード1aの信頼性を大幅に向上することができる。

#### (実施の形態3)

本実施の形態3において、メモリカード1bは、図8に示すように、前記実施

の形態1と同様に、フラッシュメモリ2、およびコントローラ3から構成されている。コントローラ3は、内部インタフェースロジック4、ホストインタフェース（ホストインタフェース部）5b、データバッファ6、ならびにマイクロコンピュータ7から構成されている。

5      また、ホストインタフェース5bは、初期コマンド検出部8、MMCコマンドデコード9、SDコマンドデコード10、MMC-OCR11、SD-OCR12、SD/MMCレジスタ13からなる前記実施の形態1、2と同様の構成に、初期化コマンドバッファ（初期化コマンド格納部）19、およびリセット終了レジスタ（リセット終了設定部）20が新たに設けられている。

10      初期化コマンドバッファ19には、マイクロコンピュータ7、初期コマンド検出部8、およびSD/MMCレジスタ13がそれぞれ接続されている。この初期化コマンドバッファ19は、初期コマンド検出部8が検出した初期化コマンドをバッファリングする。

15      リセット終了レジスタ20は、マイクロコンピュータ7に接続されており、パワーオンリセット処理が終了した際に該マイクロコンピュータ7によってメモ리카ード1bのリセット処理の終了を示す信号がセットされる。

次に、本実施の形態3のメモ리카ード1bにおけるパワーオンリセット処理について、図9のタイミングチャート、ならびに図10のフローチャートを用いて説明する。

20      ここでは、初期コマンドとして、SDモードの'CMD55+CMD41'がメモ리카ード1b入力され、その初期化中にマルチメディアカードモードの初期化コマンド'CMD1'が入力された場合について説明するが、マルチメディアカードモードの初期化コマンド'CMD1'が入力され、その初期化中にSDモードの'CMD55+CMD41'がメモ리카ード1b入力される場合も同様の動作を行う。

図9においては、上方から下方にかけて、ホストから出力されるコマンド、SD/MMCレジスタ13、マイクロコンピュータ7のファームウェア処理、初期化コマンド検出部8、初期化コマンドバッファ19、MMC-OCR11/SD-OCR12、MMCコマンドデコード9/SDコマンドデコード10のそれぞれ

れの信号タイミングについて示している。

また、図10においては、左側に示す点線内のフローチャートがハードウェアの初期化処理であり、右側に示す点線内のフローチャートがファームウェアの初期化処理をそれぞれ示している。

- 5      まず、メモリカード1bがホストに設けられたメモリスロットなどに挿入されてメモリカード1b電源電圧VCCが供給されると、該ホストから、メモリカード1bの動作可能な電圧範囲のチェック、および該メモリカード1の内部処理を終了したかをチェックする初期化コマンド'CMD55+CMD41'が出力される(ステップS301)。
- 10      そして、初期化コマンド検出部8が、SDモードの初期化コマンド'CMD55+CMD41'を検出すると、その検出結果をSD/MMCレジスタ13に出力して該SD/MMCレジスタ13にセット(Hiレベル)する(ステップS302)。

- 15      スイッチ部16、17は、SD/MMCレジスタ13にセットされたデータに基づいて、接続先を切り替え(ステップS303)、SDコマンドデコード10、およびSD-OCR12をそれぞれ選択する。その後、メモリカード1はコマンドの待ち受け状態となる。

- 20      さらに、ステップS303の処理と並行して、マイクロコンピュータ7は、SD/MMCレジスタ13にセットされた検出結果に基づいて、フラッシュメモリ2にアクセスし、システム領域に格納されているSD-CSDを読み出し(ステップS304)、データバッファ6に格納する。

- 25      続いて、マイクロコンピュータ7は、フラッシュメモリ2からSCRを読み出し(ステップS305)、データバッファ6に格納する。その後、マイクロコンピュータ7は、代替領域を管理するフラッシュテーブルなどを検索し(ステップS306)、リセットビジーを解除するとともに(ステップS307)、マイクロコンピュータ7により、パワーオンリセット処理が終了したことを示す信号がリセット終了レジスタ20にセットされる。

このステップS208の処理におけるリセットビジー解除前に、たとえば、マルチメディアカードモードの初期化コマンド'CMD1'がホストから入力され

ると（ステップS308）、初期化コマンド検出部8は、該'CMD1'が入力されたことを検出し、その検出結果を出力する。

5 初期化コマンドバッファ19は、該初期化コマンド検出部8の検出結果をバッファリングする（ステップS309）。そして、リセットビジーを解除後、リセット終了レジスタ20に信号がセットされていると、初期化コマンドバッファ19は、マイクロコンピュータ7に'CMD1'が入力されたことを示す信号（Hiレベル）を出力し、ステップS304～S306の処理を実行し、マルチメディアカードモードによるファームウェアの初期化を実行する。

10 それにより、本実施の形態3においては、一方のモードによるメモリカード1bの初期化中に、他のモードの初期化コマンドが入力されても、該メモリカード1bに入力されたすべてのモードの初期化を順次実行するのでメモリカード1bの初期化動作不良を確実に防止することができ、該メモリカード1bの信頼性を大幅に向上することができる。

15 以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

#### 産業上の利用可能性

20 以上のように、本発明にかかるメモリカードおよびその初期化設定方法は、SDカードの規格とマルチメディアカードの規格との両規格で動作するメモリカードにおける誤動作回避化技術に適している。

## 請 求 の 範 囲

1. 複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて前記不揮発性半導体メモリの

5 動作指示を行うコントローラとからなるメモリカードであって、

前記コントローラは、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、前記初期化設定コマンドによる初期化設定の終了後、前記検出した初期化設定コマンドの動作モードとファームウェアリセット処理を実行した動作モード

10 とが一致しない際に不一致検出信号を出力するホストインタフェース部を備え、

前記コントローラは、

初期化設定の実行後に前記比較回路の不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うことを特徴とするメモリカード。

15 2. 請求項1記載のメモリカードにおいて、

前記ホストインタフェース部は、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出する初期化コマンド検出部と、

前記初期化コマンド検出部が検出した検出結果を格納する初期化コマンド格納

20 部と、

ファームウェアリセット処理が、第1の動作モード、あるいは第2の動作モードのいずれで実行されたかを示すデータを格納するファームウェアリセット処理格納部と、

前記初期化コマンド格納部に格納された検出結果とファームウェアリセット処

25 理格納部に格納されたデータとを比較し、一致しない際には不一致発生検出信号を出力する比較回路とを備え、

前記コントローラは、

初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、

初期化設定の実行後に前記比較回路の不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うことを特徴とするメモリカード。

3. 複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて前記不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

前記コントローラは、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出した際にマスク信号を出力し、第1、または第2の動作モードのいずれかの初期化設定を実行している期間は、新たな初期化設定コマンドを受け付けないホストインタフェース部を備えたことを特徴とするメモリカード。

4. 請求項3記載のメモリカードにおいて、

前記ホストインタフェース部は、

前記初期化コマンド検出部が検出した検出結果を格納する初期化コマンド格納部と、

前記初期化コマンド検出部が第1、または第2の動作モードの初期化設定コマンドを検出した際に、前記初期化コマンド格納部にマスク信号を出力し、前記初期化コマンド格納部の動作をマスクするモード設定マスク部とを備え、

前記コントローラは、

初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行し、前記初期設定が終了後、前記モード設定マスク部にマスク解除信号を出力し、前記モード設定マスク部のマスク信号を解除することを特徴とするメモリカード。

5. 複数の不揮発性メモリセルを有し、所定の情報を格納可能な不揮発性半導体メモリと、外部から発行されたコマンドに基づいて前記不揮発性半導体メモリの動作指示を行うコントローラとからなるメモリカードであって、

前記コントローラは、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを検出し、前記検出した検出結果を順次格納し、初期化設定終了信号を受け取る毎に、

格納した検出結果を順次出力するホストインタフェース部を備え、

前記コントローラは、

前記検出結果に基づいて、第 1、または第 2 の動作モードのいずれかの初期化設定を実行し、前記初期化設定の終了後、新たな検出結果が格納されている際には、前記結果に基づいてファームウェアリセット処理を行うことを特徴とするメモリカード。

6. 請求項 5 記載のメモリカードにおいて、

前記ホストインタフェース部は、

外部から発行される第 1、または第 2 の動作モードの初期化設定コマンドを検出する初期化コマンド検出部と、

前記初期化コマンド検出部が検出した検出結果を格納する初期化コマンド格納部と、

前記初期化コマンド検出部が検出した検出結果を順次格納し、初期化設定終了信号を受け取る毎に、格納した検出結果を順次出力する初期化コマンド格納部と、

初期化設定が終了した際に初期化設定終了信号を出力するリセット終了設定部とを備え、

前記コントローラは、

初期化コマンド格納部に格納された検出結果に基づいて、第 1、または第 2 の動作モードのいずれかの初期化設定を実行し、前記初期化設定の終了後、前記初期化設定終了信号を受け取る毎に前記初期化コマンド格納部から順次出力される結果に基づいてファームウェアリセット処理を行うことを特徴とするメモリカード。

7. 請求項 1～6 のいずれか 1 項に記載のメモリカードにおいて、

前記コンローラは、

前記第 1 の動作モードのコマンドをデコードする第 1 のコマンドデコード部と、前記第 2 の動作モードのコマンドをデコードする第 2 のコマンドデコード部と、前記初期化コマンド格納部に格納された検出結果に基づいて、前記第 1、または第 2 のコマンドデコード部の接続先を切り替える第 1 の切り替え部と、

前記第 1 の動作モードにおける動作可能な電圧範囲を定義する第 1 の OCR と、

前記第2の動作モードにおける動作可能な電圧範囲を定義する第2のOCRと、  
前記初期化コマンド格納部に格納された検出結果に基づいて、前記第1、または第2のOCRの接続先を切り替える第2の切り替え部とを備えたことを特徴とするメモリカード。

- 5 8. 外部よりコマンドと動作電圧とが供給され、前記コマンドに応じて、制御手段が不揮発性半導体メモリにアクセスし、情報の格納、または情報の読み出しを行うメモリカードの初期化設定方法であって、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップと、

- 10 前記初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップと、

コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、第1、または第2の動作モードのいずれかの初期化設定を実行するステップと、

- 15 前記第1、または第2の動作モードによる初期化設定において、ファームウェアリセット処理がいずれの動作モードで実行されたかを示すデータをファームウェアリセット処理格納部に格納するステップと、

前記初期化コマンド格納部に格納された検出結果とファームウェアリセット処理格納部に格納されたデータとを比較回路により比較し、一致しない際には不一致発生検出信号を出力するステップと、

- 20 前記コントローラは、前記不一致発生検出信号を受け取ると、初期化コマンド格納部に格納された検出結果に基づいて、再び初期化処理を行うステップとを有することを特徴とするメモリカードの初期化設定方法。

9. 外部よりコマンドと動作電圧とが供給され、前記コマンドに応じて、制御手段が不揮発性半導体メモリにアクセスし、情報の格納、または情報の読み出しを行うメモリカードの初期化設定方法であって、

外部から発行される第1、または第2の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップと、

前記初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に格納するステップと、



前記初期化コマンド検出部が第 1、または第 2 の動作モードの初期化設定コマンドを検出した際に、モード設定マスク部が前記初期化コマンド格納部にマスク信号を出力し、前記初期化コマンド格納部に新たに入力される検出結果をマスクするステップと、

- 5 前記コントローラが、初期化コマンド格納部に格納された検出結果に基づいて、第 1、または第 2 の動作モードのいずれかの初期化設定を実行するステップとを有することを特徴とするメモリカードの初期化設定方法。

- 10 10. 外部よりコマンドと動作電圧とが供給され、前記コマンドに応じて、制御手段が不揮発性半導体メモリにアクセスし、情報の格納、または情報の読み出しを行うメモリカードの初期化設定方法であって、

外部から発行される第 1、または第 2 の動作モードの初期化設定コマンドを初期化コマンド検出部が検出するステップと、

前記初期化コマンド検出部が検出した最初の検出結果を初期化コマンド格納部に格納するステップと、

- 15 前記初期化コマンド検出部が検出した検出結果を初期化コマンド格納部に順次格納するステップと、

前記初期化コマンド格納部に格納された検出結果に基づいて、第 1、または第 2 の動作モードのいずれかの初期化設定を実行し、前記初期化設定の終了後、リセット終了設定部から初期化設定終了信号を出力するステップと、

- 20 前記初期化設定の終了後、前記初期化設定終了信号を受け取る毎に前記初期化コマンド格納部から順次出力される結果に基づいてファームウェアリセット処理を行うステップとを有することを特徴とするメモリカードの初期化設定方法。

図 1

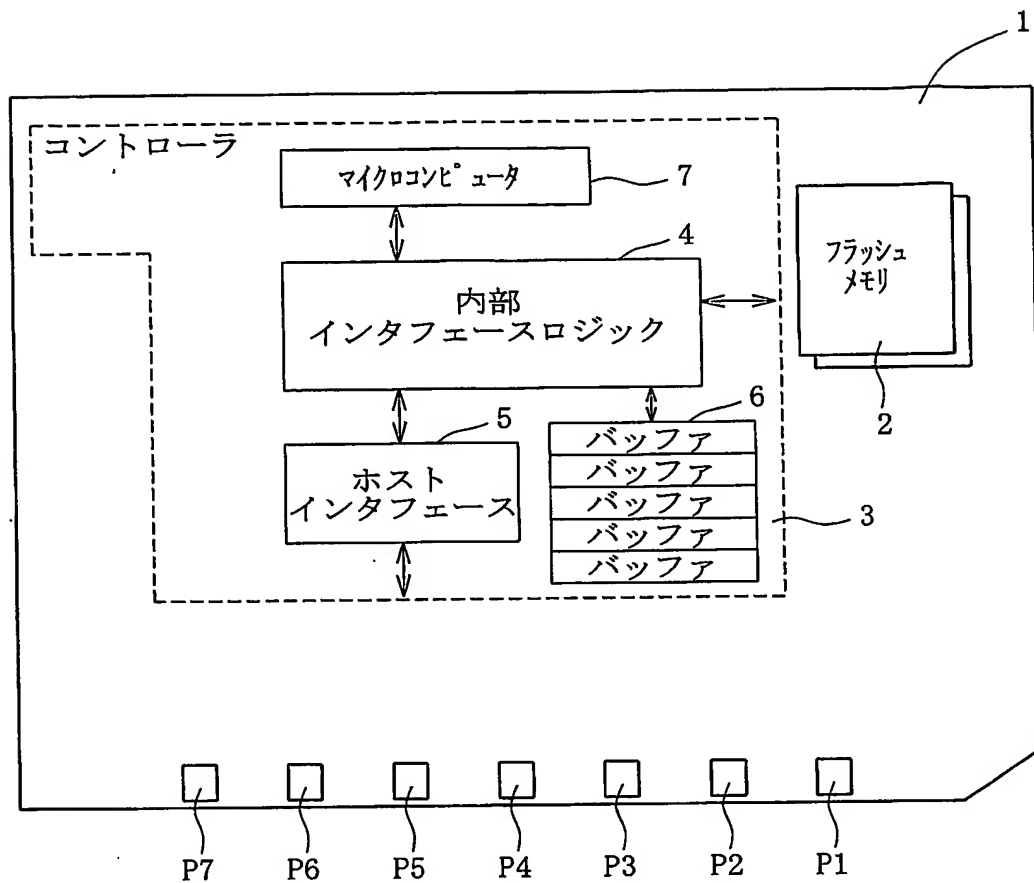


図 2

Pin No.	名前	I/O	内容
1	Reserved	NC	予約端子
2	CMD	I/O	コマンド
3	VSS1	—	グランド
4	VCC	—	電源
5	CLK	I	クロック
6	VSS2	—	グランド
7	DAT0	I/O	データバスbit [0]

図 3

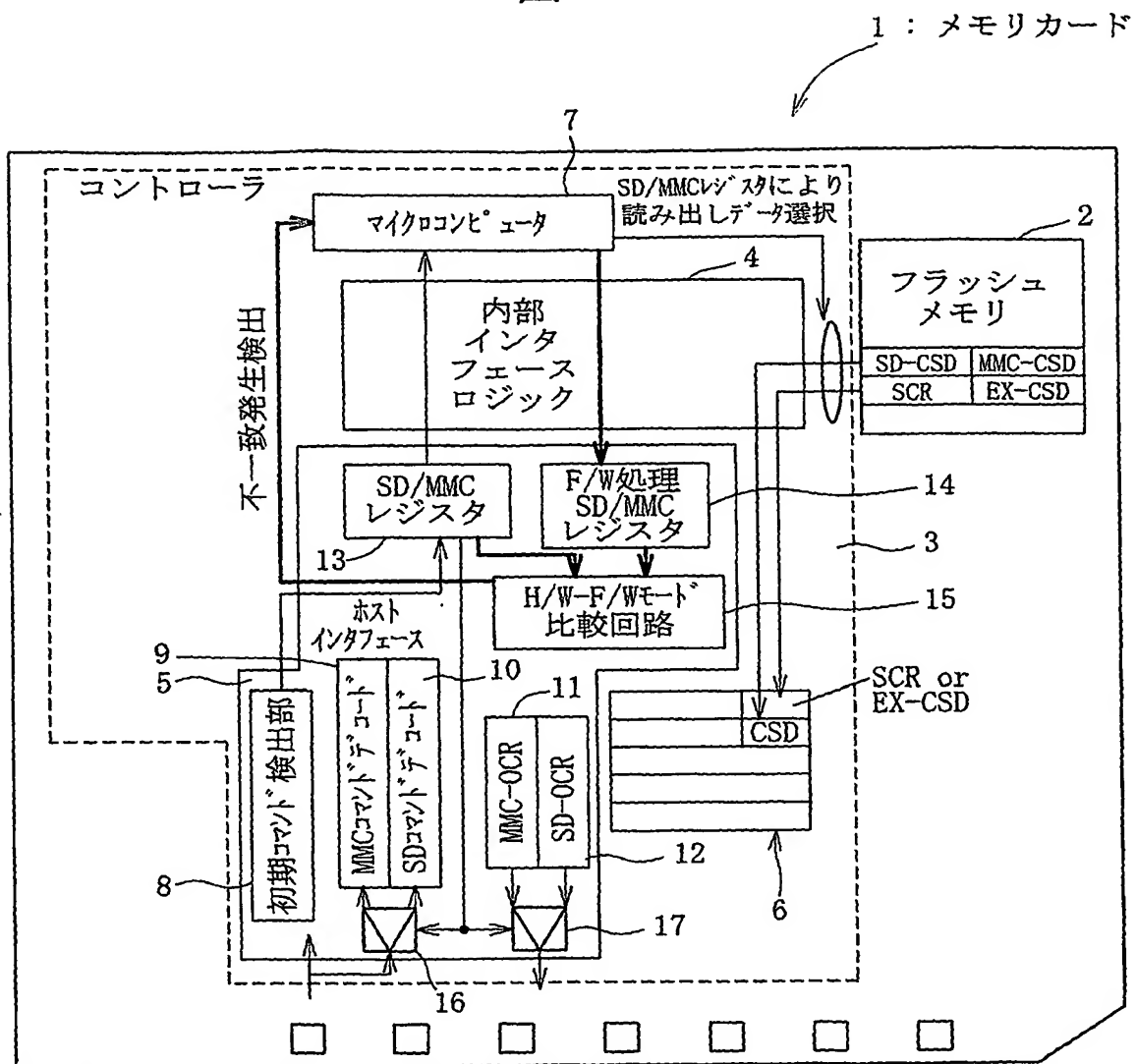


図 4

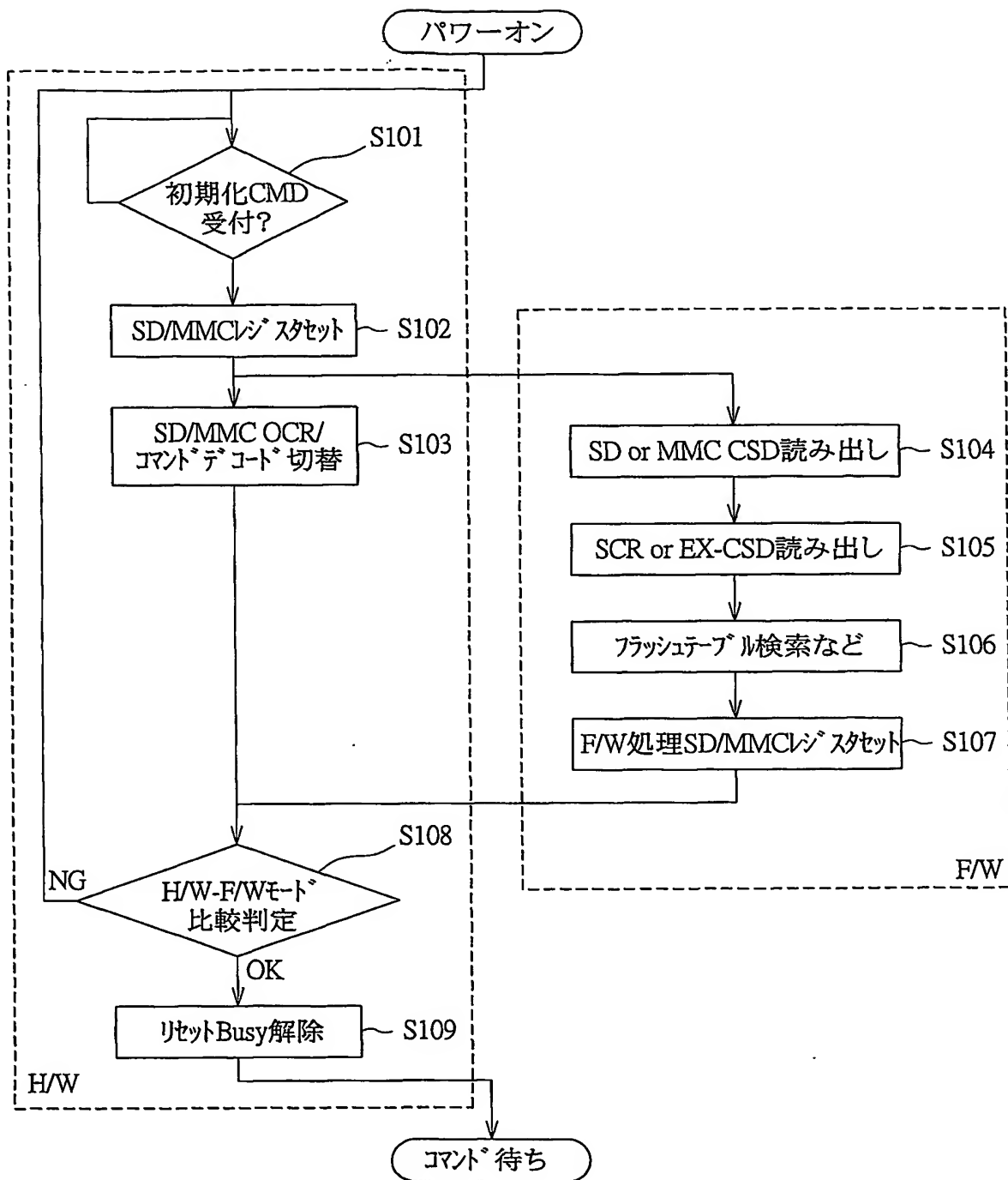


図 5

1a : メモリカード

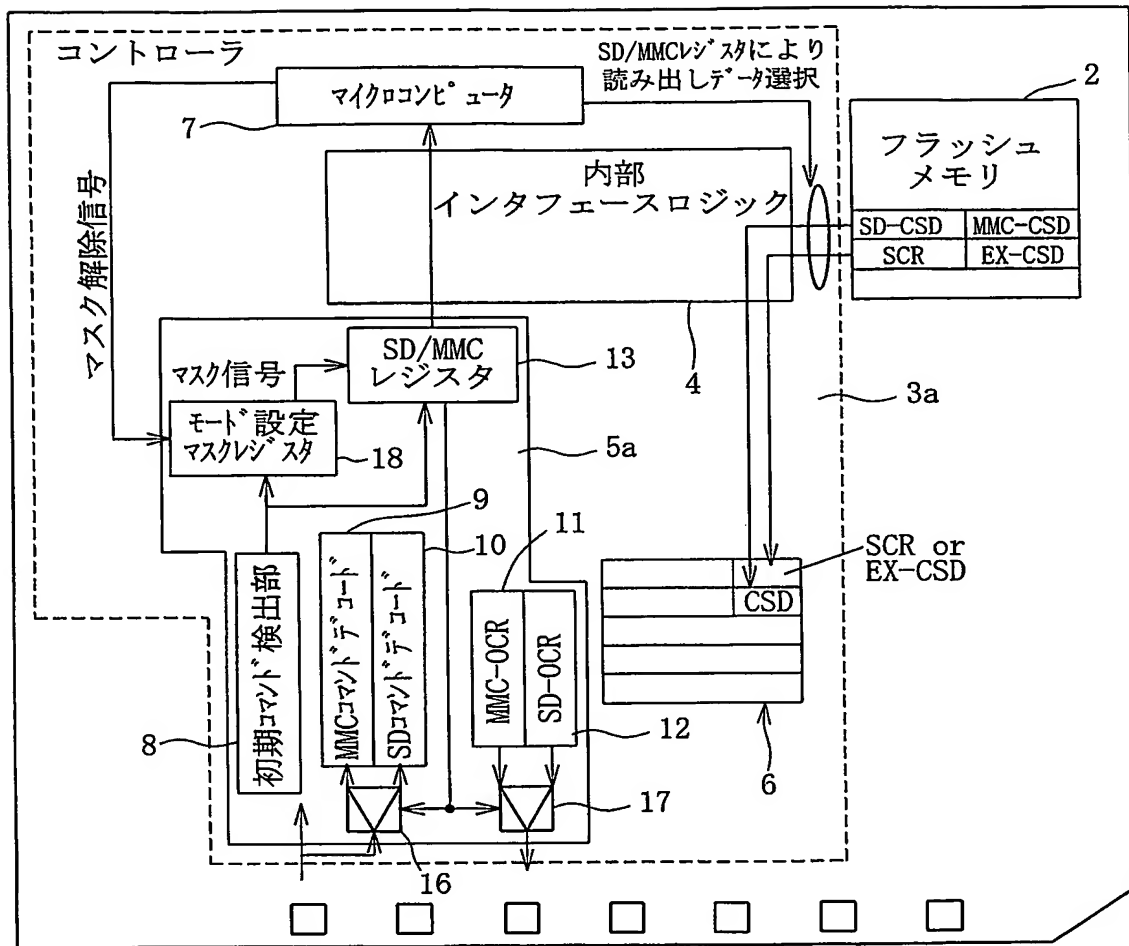


図 6

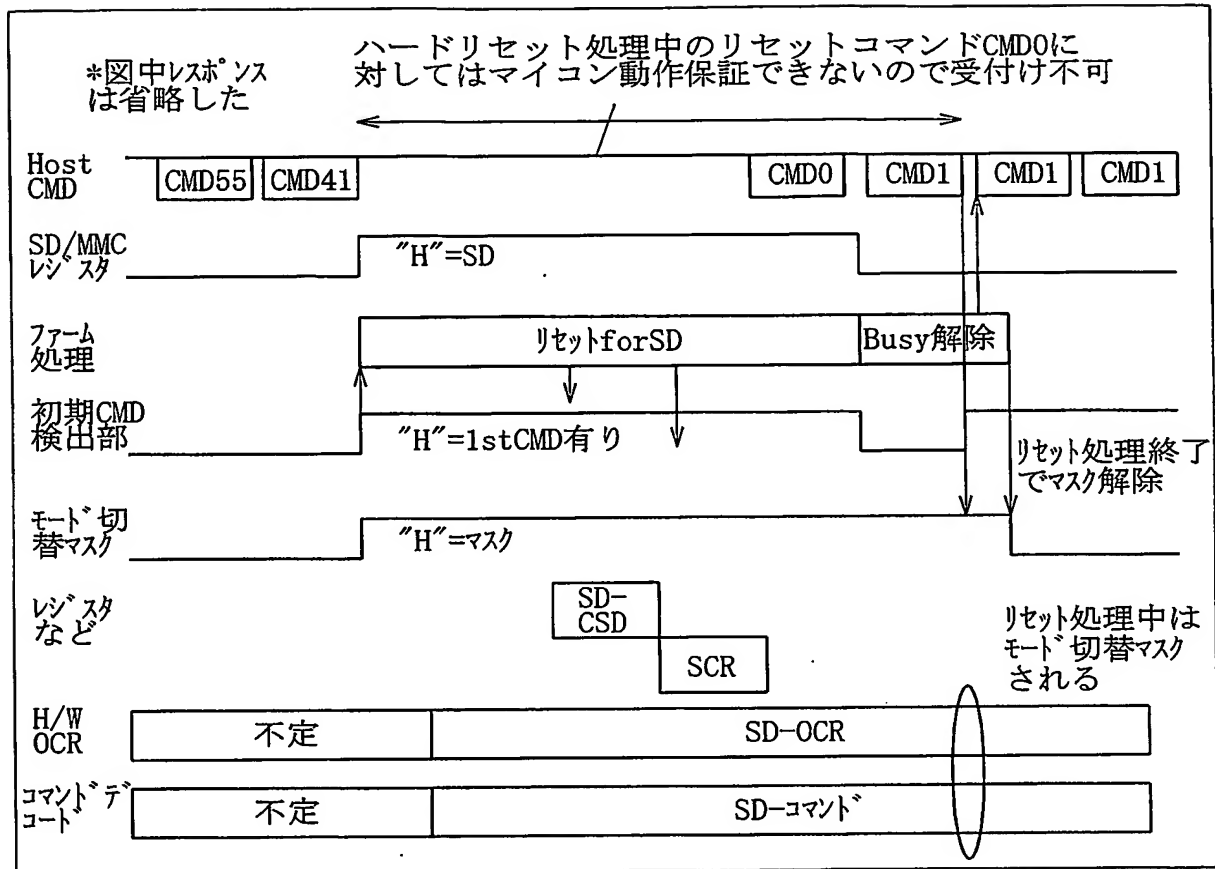
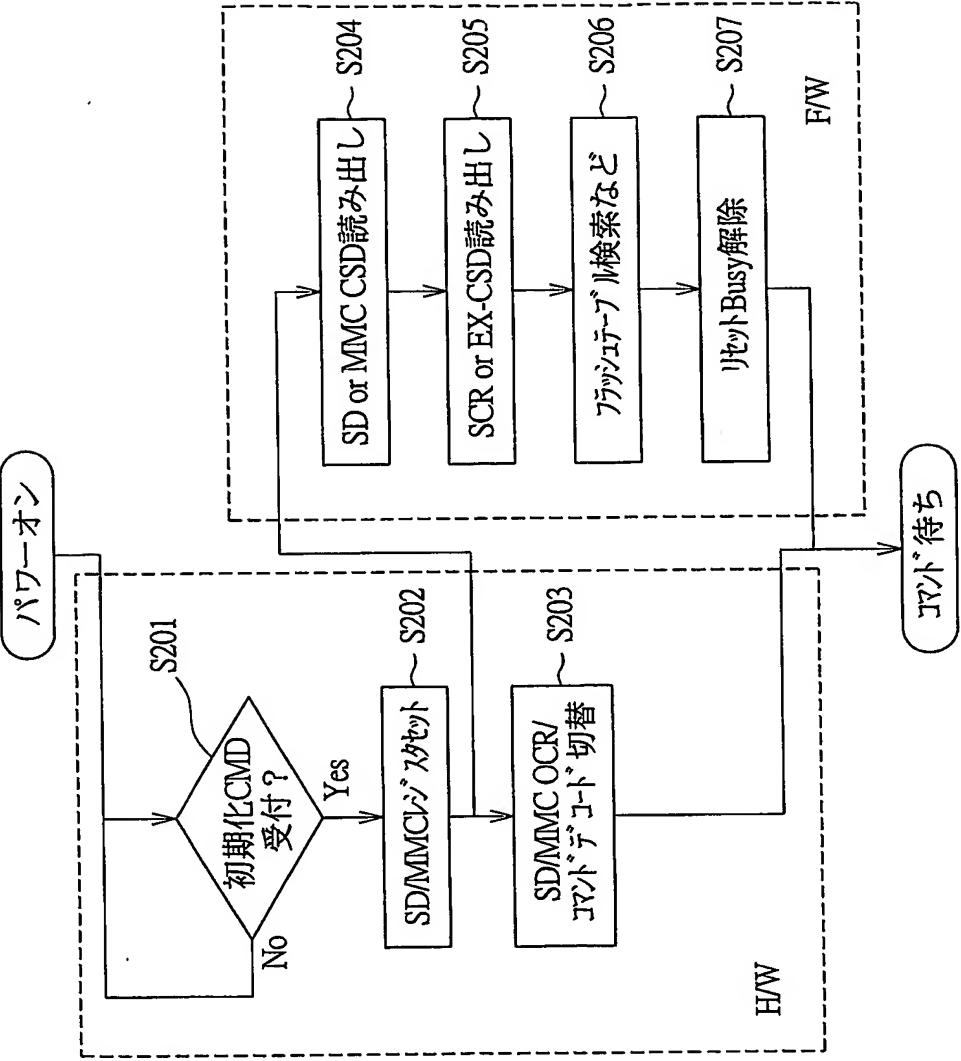


図 7



CMD0  
リセット処理中の  
H/Wモード切替は  
行われる



図 8

1b : メモリカード

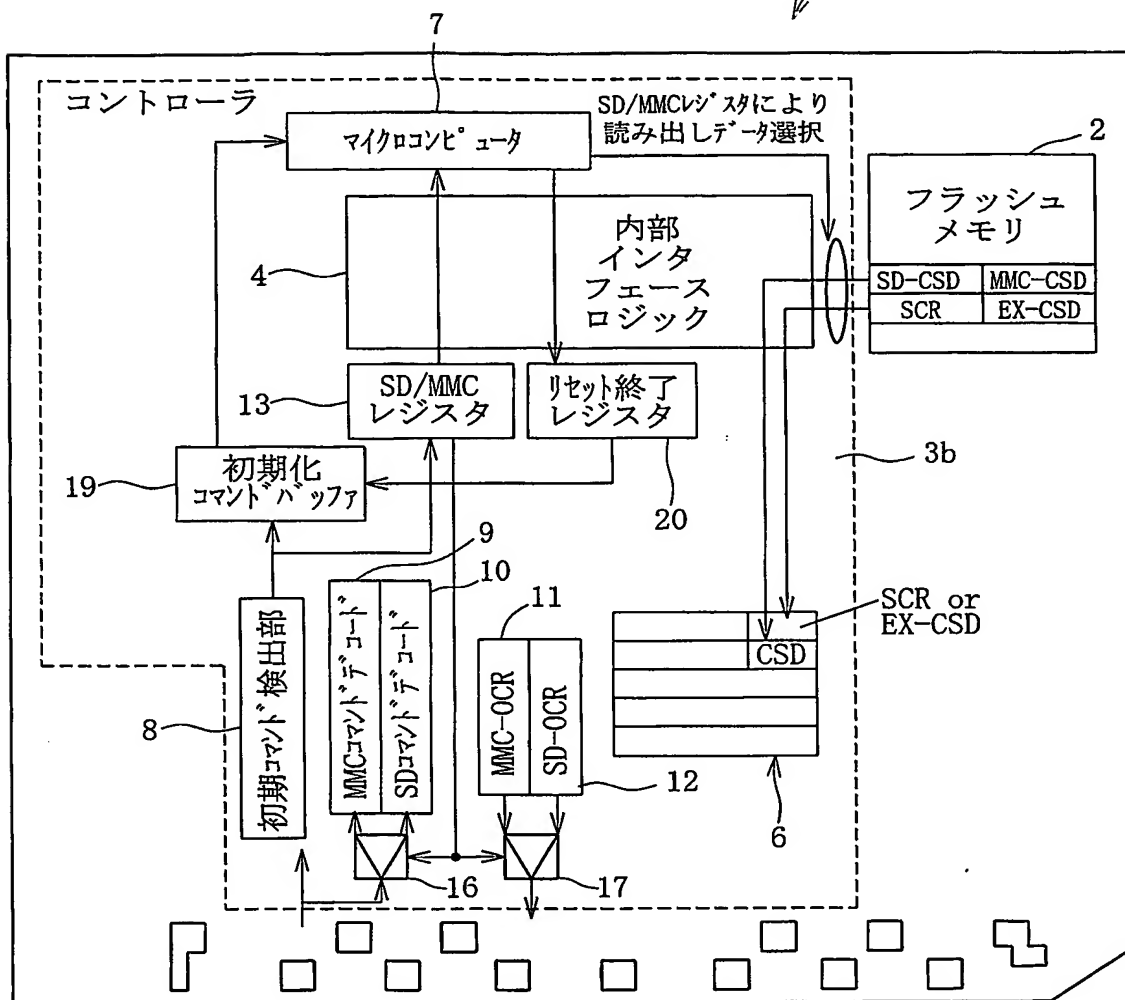


図 9

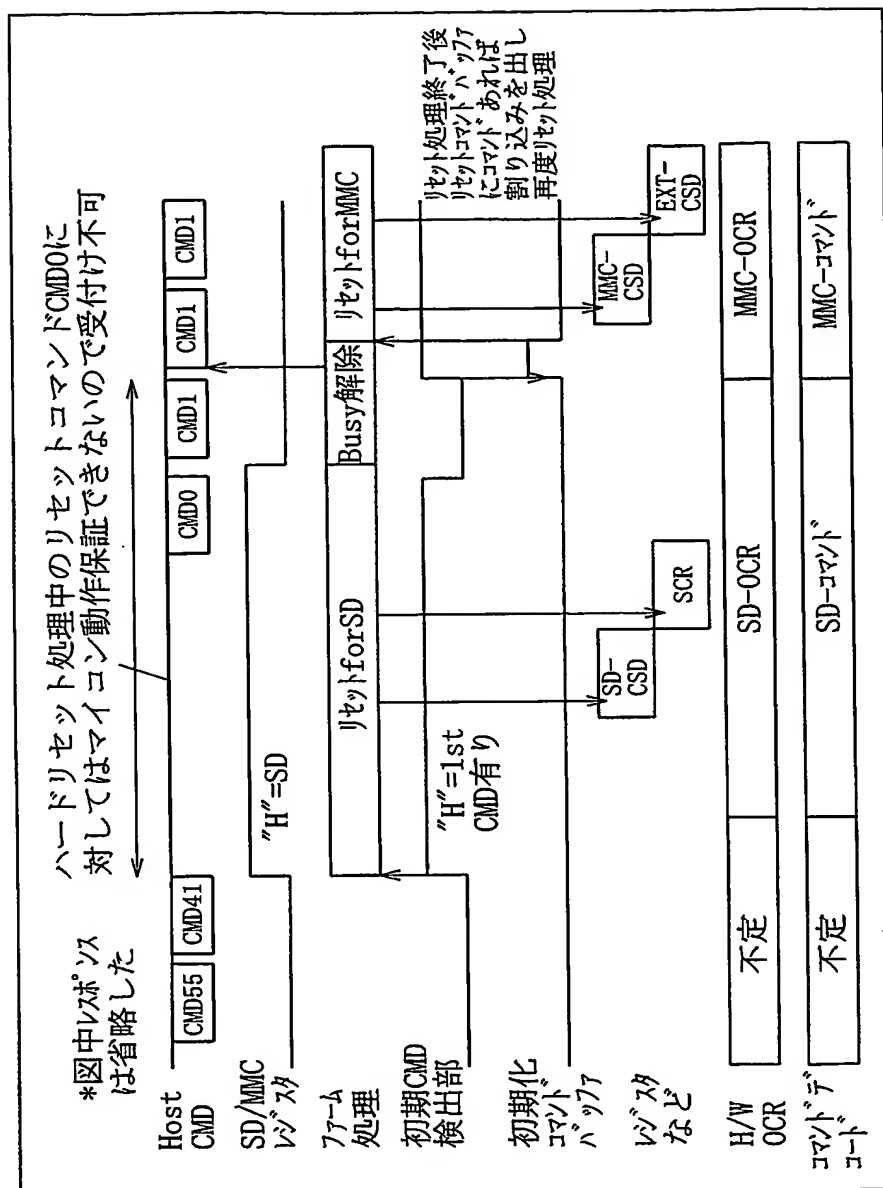


図 10

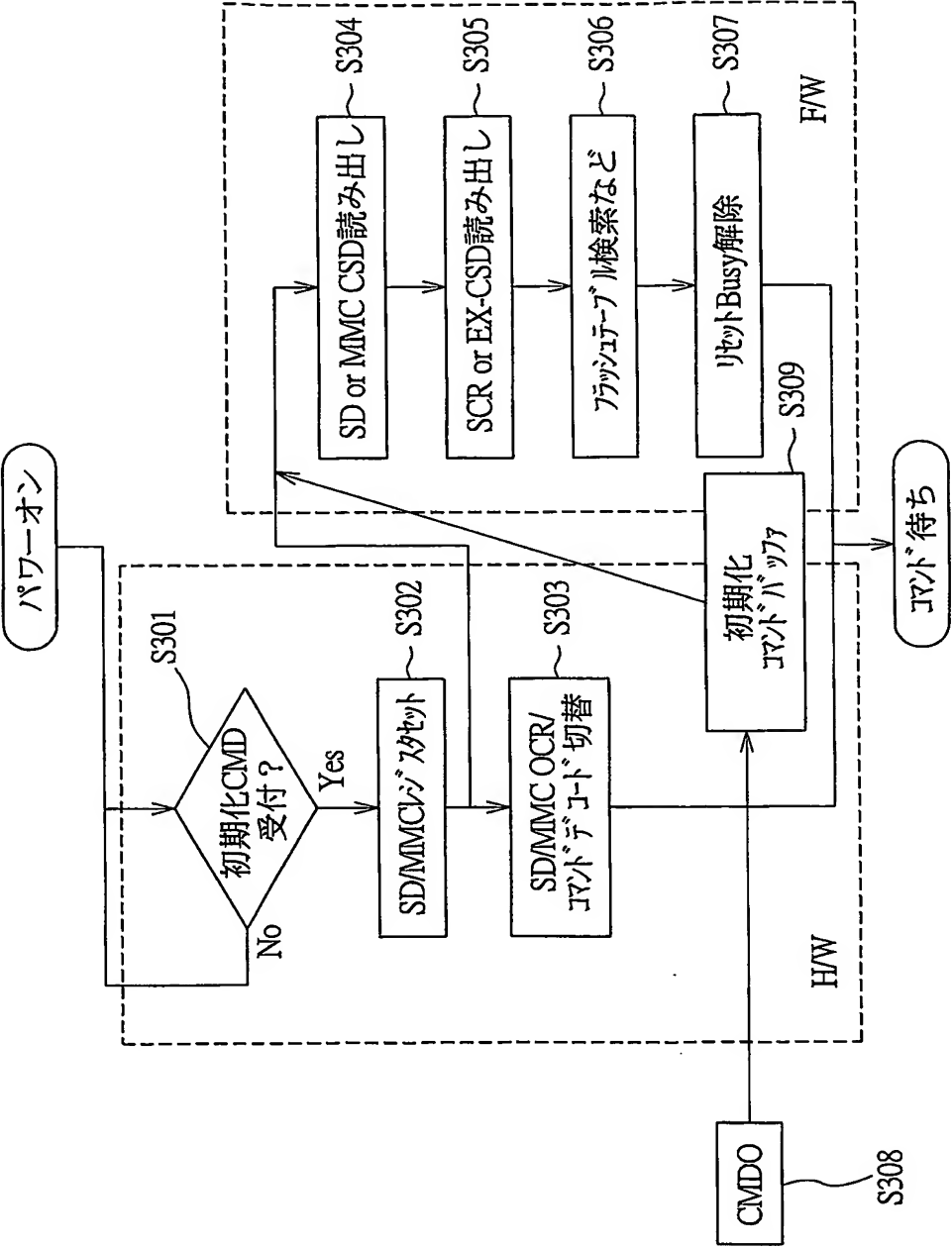


図 11

相違点	SD	MMC	影響
初期化コマンド	CMD55+CMD41	CMD1	
CSD値(bit[46:37])	グループ消去パラメータ定義	消去セクタ/グループパラメータ定義	ホスト消去定義異なる
コマンドサポート	SD 用 ACMDxx(CMD55+CMDxx)	S-MMC 用 SCMDyy(CMD55+CMDyy)	コマンド異なる
OCR値(bit[7:0])	bit[7:4]でVCC=1.6~2.0Vを規定	bit[7]でVCC=1.65~1.95Vを規定	サポート電圧定義異なる
その他レジスタ	SCR レジスタ(512B)有り	EX-CSD レジスタ(512B)有り	サポート機能・ステータスの確認方法異なる

図 12

50 : メモリカード

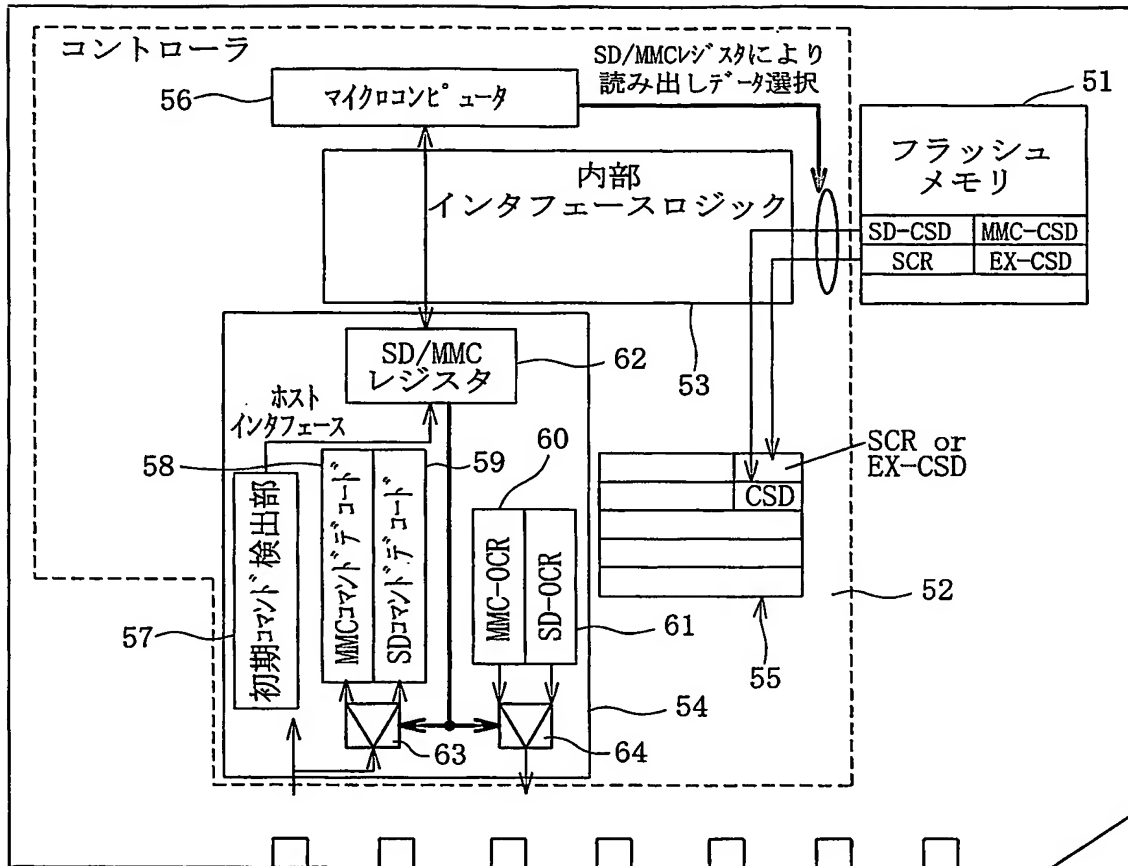


図 13

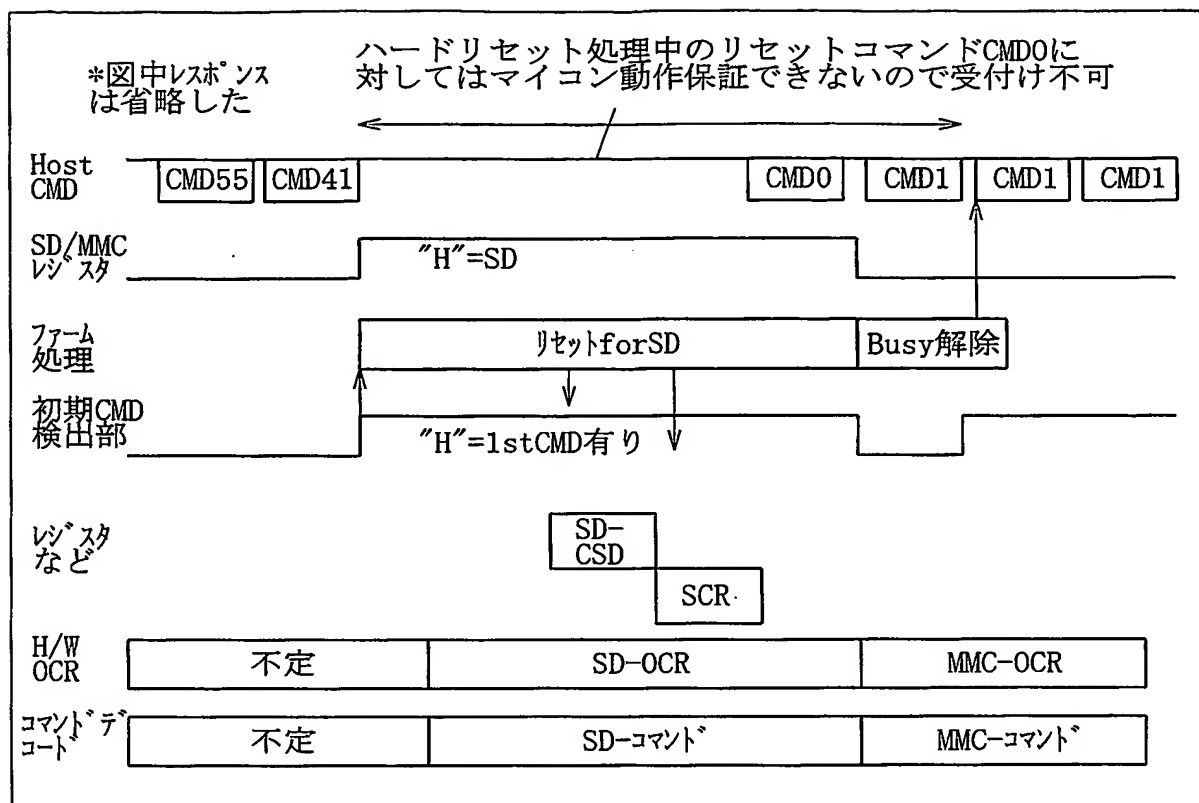
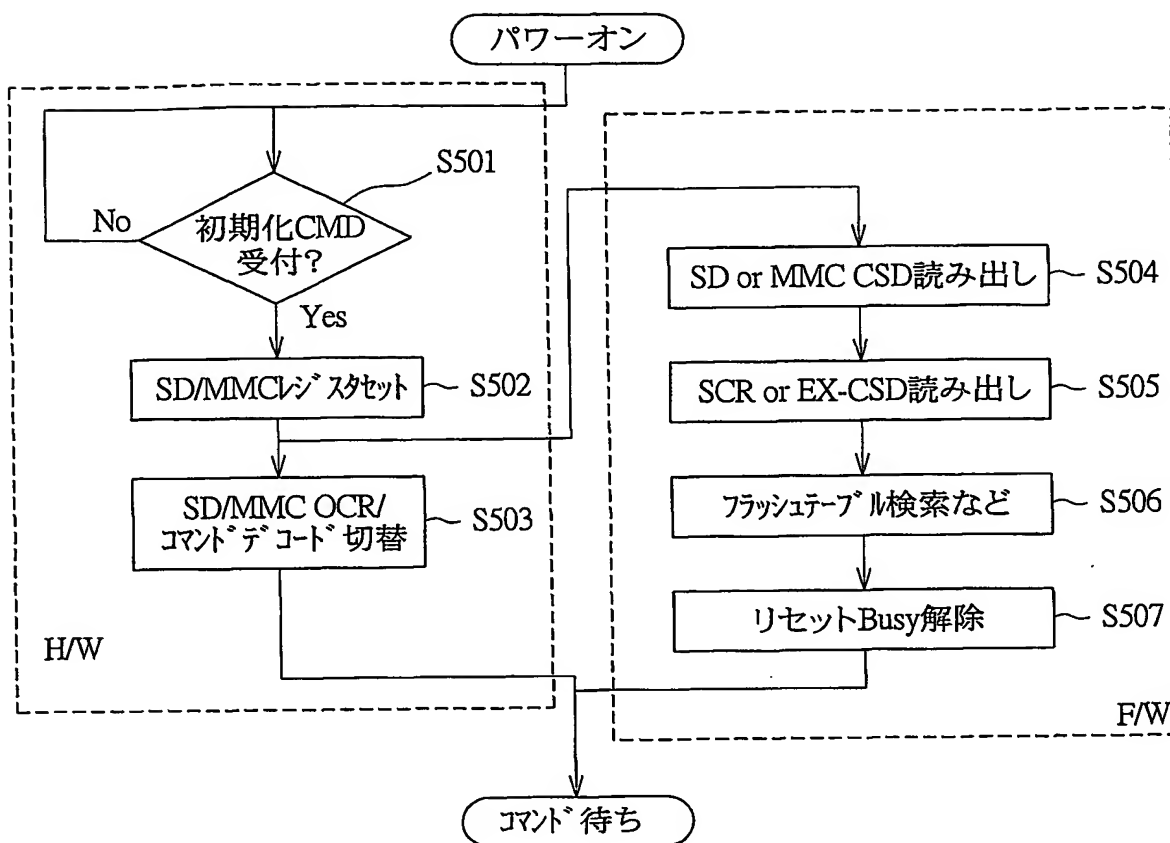


図 14



# INTERNATIONAL SEARCH REPORT

International application No.  
PCT/JP03/03414

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.<sup>7</sup> G06K19/07

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl.<sup>7</sup> G06K19/07, G06K19/00, G06K17/00, G06F9/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003  
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A.	JP 2003-30613 A (Hitachi, Ltd.), 31 January, 2003 (31.01.03), Par. Nos. [0050] to [0070], [0087] to [0116]; Figs. 3 to 13, 17 to 36 (Family: none)	1-10
A	JP 6-187133 A (International Business Machines Corp.), 08 July, 1994 (08.07.94), Par. Nos. [0073] to [0075]; Figs. 6, 7 & EP 565875 A2	1-10

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 18 June, 2003 (18.06.03)	Date of mailing of the international search report 01 July, 2003 (01.07.03)
---	--

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int.Cl.<sup>7</sup> G06K19/07

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.<sup>7</sup> G06K19/07, G06K19/00, G06K17/00, G06F9/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2003年  
日本国登録実用新案公報 1994-2003年  
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-30613 A(株式会社日立製作所) 2003.01.31, 第【0050】-【0070】, 【0087】-【0116】段落, 図3-13, 17-36 (ファミリーなし)	1-10
A	JP 6-187133 A(インターナショナル・ビジネス・マシーンズ・コー ポレイション) 1994.07.08, 第【0073】-【0075】段落, 図6, 7 & EP 565875 A2	1-10

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

18.06.03

国際調査報告の発送日

01.07.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

前田 浩



5B

2943

電話番号 03-3581-1101 内線 3545